

Patent Abstracts of Japan

PUBLICATION NUMBER : 10078767
PUBLICATION DATE : 24-03-98

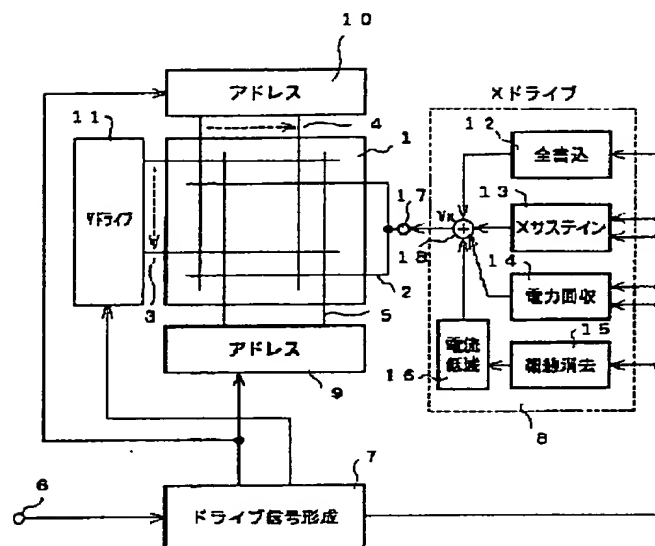
APPLICATION DATE : 03-09-96
APPLICATION NUMBER : 08233156

APPLICANT : HITACHI VIDEO IND INF SYST INC;

INVENTOR : TSUKAHARA MASAHISA;

INT.CL. : G09G 3/28

TITLE : PLASMA DISPLAY DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To reduce a discharge current from a plasma display panel caused by fine line erasing.

SOLUTION: An A X drive circuit 8, first, performs whole cell writing in a plasma display panel 1 by a whole writing pulse from a whole writing circuit 12, next, performs discharge of related whole cell by a fine line erasing circuit 15, but, at the time, a large discharge current is made to flow in the fine line erasing circuit 15, and its circuit elements are damaged. Then, the discharge current is reduced by providing a current reducing circuit 16 at an input side of the fine line erasing circuit 15.

COPYRIGHT: (C)1998,JPO

THIS PAGE BLANK (USPTO)

(51) Int.Cl. ⁸	識別記号	序内整理番号	F I	技術表示箇所
G 0 9 G 3/28		4237-5H 4237-5H	G 0 9 G 3/28	E J

審査請求 未請求 請求項の数 5 O L (全 12 頁)

(21) 出願番号 特願平8-233156

(22) 出願日 平成8年(1996) 9月3日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233136

株式会社日立画像情報システム

神奈川県横浜市戸塚区吉田町292番地

(72) 発明者 小野澤 誠

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マルチメディアシステム開発本部内

(74) 代理人 弁理士 武 順次郎

最終頁に続く

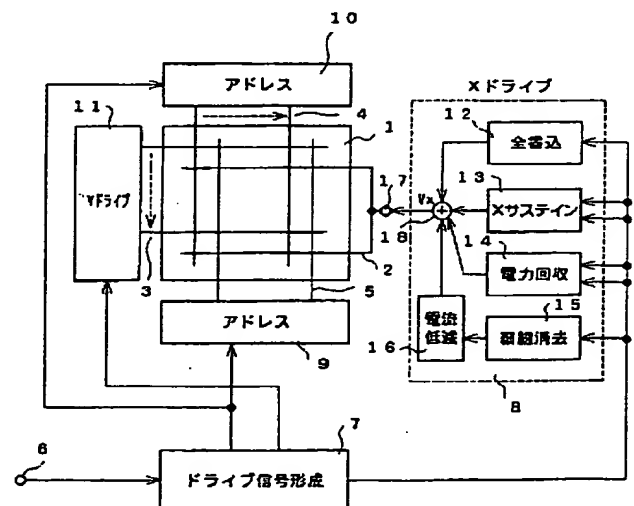
(54) 【発明の名称】 プラズマディスプレイ装置

(57) 【要約】

【課題】 細線消去によるプラズマディスプレイパネルからの放電電流を低減する。

【解決手段】 Xドライブ回路8は、まず、全書込回路12からの全書込パルスにより、プラズマディスプレイパネル1での全セルの書込みを行ない、次に、細線消去回路15により、かかる全セルの放電を行なわせるが、このとき、大きな放電電流が細線消去回路15に流れて、その回路素子を損傷させることになる。そこで、細線消去回路15の入力側に電流低減回路16を設け、これでもって上記放電電流を低減する。

【図1】



【特許請求の範囲】

【請求項1】 プラズマディスプレイパネルと、該プラズマディスプレイパネルのX電極を駆動するXドライブ回路と、該プラズマディスプレイパネルのY電極を駆動するYドライブ回路と、該プラズマディスプレイパネルのアドレス電極を駆動するアドレスドライブ回路と、該Xドライブ回路と該Yドライブ回路と該アドレスドライブ回路とを制御するためのドライブ信号を形成するドライブ信号形成回路を備えたプラズマディスプレイ装置において、

該Xドライブ回路は、全書き込み回路、Xサステイン回路、電力回収回路及び細線消去回路からなり、かつ、該細線消去回路に流れる細線消去電流を低減する電流低減手段を備えたことを特徴とするプラズマディスプレイ装置。

【請求項2】 請求項1に記載のプラズマディスプレイ装置において、

前記電流低減手段は、抵抗またはコイルを用いて構成されたことを特徴とするプラズマディスプレイ装置。

【請求項3】 請求項1に記載のプラズマディスプレイ装置において、

前記電流低減手段は、前記電力回収回路によって構成され、

前記電力回収回路を前記細線消去電流が流れる期間でも動作させることを特徴としたプラズマディスプレイ装置。

【請求項4】 請求項1、2または3に記載のプラズマディスプレイ装置において、

前記細線消去回路は、前記Xサステイン回路を用いて構成したことを特徴とするプラズマディスプレイ装置。

【請求項5】 プラズマディスプレイパネルと、該プラズマディスプレイパネルのX電極を駆動するXドライブ回路と、該プラズマディスプレイパネルのY電極を駆動するYドライブ回路と、該プラズマディスプレイパネルのアドレス電極を駆動するアドレスドライブ回路と、該Xドライブ回路と該Yドライブ回路と該アドレスドライブ回路とを制御するためのドライブ信号を形成するドライブ信号形成回路とを備えたプラズマディスプレイ装置において、

該Xドライブ回路は、全書き込み回路、細線消去機能を有するXサステイン回路兼細線消去回路、及び細線消去パルス発生時に、該Xサステイン回路兼細線消去回路に流れる電流を低減する機能を有する電力回収回路兼電流低減手段を用いて構成したことを特徴としたプラズマディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、プラズマディスプレイ装置に関する。

【0002】

【従来の技術】 プラズマディスプレイ装置は、放電を利用して蛍光体を発光させることによって映像を再生するディスプレイ装置であり、大画面を省スペースで提供でき、次世代のディスプレイ装置として注目を浴びている。

【0003】 このプラズマディスプレイ装置は、プラズマディスプレイパネルと、このプラズマディスプレイパネルのX電極を駆動するXドライブ回路と、Y電極を駆動するYドライブ回路と、アドレス電極を駆動するアドレスドライブ回路と、各ドライブ回路に供給するドライブ信号を形成するドライブ信号形成回路を用いて構成されている。

【0004】 かかるプラズマディスプレイ装置の一例が特公平7-109542号公報に示めされており、これは、プラズマディスプレイパネルを駆動するXドライブ回路やYドライブ回路、アドレスドライブ回路のほか、電力を回収するためのコイルとスイッチからなる電力回収回路が設けられ、この電力回収回路により、プラズマディスプレイ装置の消費電力を低減することができるようになっている。

【0005】 このXドライブ回路は、画素となるセルにガス放電を発生させるための繰返しパルス状のXサステイン電圧を生成するXサステイン回路と、ガス放電を発生した全てのセルで蛍光体を発光させるという全書き込み動作を行なうための全書き込み回路と、セルを放電させる細線消去を行なうための細線消去回路と、電力回収を行なうための上記電力回収回路とで構成されている。

【0006】 アドレスドライブ回路によって蛍光体を発光させるセルを選定し、この選定されたセルにXサステイン電圧を供給することにより、このセルを交流的に駆動してガス放電を発生維持させ、ガス放電が維持された状態で全書き込みパルスを印加することにより、このセルで蛍光体が発光するものであるが、このXサステイン電圧を印加してガス放電を発生させるとき、非常に大きな電力を必要とする。このため、電力回収回路は、Xサステイン電圧の立上り時、上記のスイッチをオンさせてセルに電力を供給し、Xサステイン電圧の立下り時、このスイッチをオンさせてこのセルから電力を回収するようにし、これにより、セルのガス放電を発生させるときの消費電力を低減するようにしている。

【0007】

【発明が解決しようとする課題】 ところで、このような従来のプラズマディスプレイ装置におけるXドライブ回路では、セルを放電させるための細線消去を行なうとき、細線消去回路に大電流が流れる。この電流は、全書き込みを行なうことによってプラズマディスプレイパネルのセルに充電された電荷が、その直後に行なわれる細線消去の際、急速に放電するために生じるものであるが、これが大電流であるため、回路素子などに支障を来すことになる。そしてねこのような細線消去回路に流れる電

流は、プラズマディスプレイパネルの画面サイズが大きくなるほど大きくなり、また、プラズマディスプレイパネルの精細度が高いほど、大きい。

【0008】従って、大画面でかつ高精細なプラズマディスプレイ装置を実現するためには、この細線消去回路に流れる電流を小さくし、細線消去回路に用いる素子の負担を低減することが重要な課題となる。

【0009】本発明は、かかる点に鑑みてなされたものであって、その目的は、細線消去時に細線消去回路に流れる電流を大幅に低減することができるようにしたプラズマディスプレイ装置を提供することにある。

【0010】

【課題を解決するための手段】上記目的を達成するために、本発明は、Xドライブ回路内に細線消去電流を低減する電流低減手段を設ける。

【0011】これにより、細線消去回路に流れる電流が小さくなり、この結果、細線消去回路に用いられる素子の負担を低減することができる。

【0012】

【発明の実施の形態】以下、本発明の実施形態を図面を用いて説明する。図1は本発明によるプラズマディスプレイ装置の第1の実施形態を示すブロック図であって、1はプラズマディスプレイパネル（以下、単にパネルという）、2はX電極、3はY電極、4、5はアドレス電極、6はビデオ信号の入力端子、7はドライブ信号形成回路、8はXドライブ回路、9、10はアドレスドライブ回路、11はYドライブ回路、12は全書込回路、13はXサステイン回路、14は電力回収回路、15は細線消去回路、16は電流低減回路、17はXドライブ出力端子、18は加算回路である。

【0013】同図において、パネル1は、2枚のガラス基板が互いに平行に配置され、それらの間がセル（画素）毎に区分されて夫々のセルに放電ガスが封入され、また、蛍光体が設けられてなり、一方のガラス基板の内部表面に、水平方向のセル列毎に、X電極2とY電極3とが互いに平行に設けられ、また、他方のガラス基板の内部表面に、これらX電極2、Y電極3と直交する方向（即ち、垂直方向）のセル列毎に、アドレス電極4が設けられている。

【0014】X電極2には、全て共通して、Xドライブ回路8からXドライブ出力電圧 V_x が供給される。即ち、X電極2は全てのセルに共通なXドライブ出力電圧 V_x を供給する共通電極となっている。また、Y電極3には、Yドライブ回路11から別々にYドライブ信号が供給される。さらに、1つおきのアドレス電極4は、一方のアドレスドライブ回路9からアドレスドライブパルスが別々に供給され、他の1つおきのアドレス電極4は、他方のアドレスドライブ回路10からアドレスドライブパルスが別々に供給される。

【0015】Xドライブ回路8は、全書込回路12、X

サステイン回路13、電力回収回路14、細線消去回路15及び電流低減回路16によって構成されており、1フィールドの $1/n$ （ n は正整数であって、通常、 $n=6\sim 8$ ）の期間であるサブフィールド期間毎に、図3（a）で示すようなXドライブ信号を発生してX電極2に供給する。

【0016】1サブフィールド期間のXドライブ出力電圧 V_x は、図3（a）に示すように、全セル書込期間と、細線消去期間と、スキャン期間と、Xサステイン期間とからなっている。

【0017】いま、 $E1(V)$ 、 $E2(V)$ の電圧との間に、 $E1>E2>0$ の関係があるとする、全セル書込期間では、Xドライブ回路8の全書込回路12から $E1(V)$ の全書込パルスが発生し、Xドライブ回路8のXドライブ出力端子17からX電極2に供給される。これとともに、Yドライブ回路11から全てのY電極3に所定レベルのYドライブ信号が供給される。このとき、アドレス電極4は0（V）である。これにより、パネル1上の各セルでは、X電極2とY電極3との間所定の電位差が生じ、これら電極間でガス放電が生ずる。このようにガス放電が生ずる状態を書込状態といい、全セル書込期間では、全セルにかかる書込状態にするものである。

【0018】この全書込状態により、直前のサブフィールド期間で蛍光体が発光したセルと発光しないセルとの全てのセルを一旦ガス放電状態として、同じ条件の状態とするものである。なお、ガス放電は、X、Y電極に印加されるパルスのエッジで発生する。

【0019】次に、細線消去期間となり、Xドライブ回路8の細線消去回路15が0（V）の細線消去パルスを発生する。このとき、アドレス電極4は0（V）とされ、Y電極3は全て“H”（ハイレベル）に保持される。これにより、全書込みによって各セルに蓄積された電荷が、X電極2、Xドライブ出力端子17を介して、Xドライブ回路8での電流低減回路16、さらには、細線消去回路15を介して放電し、次のスキャン期間で画像表示のために蛍光体を発光させる必要があるセルのみを書込状態にすることができるよう、X電極2、Y電極3及びアドレス電極4間の電位差を所定に設定される。

【0020】かかる細線消去によると、放電が全てのセルから同時に行なわれるので、細線消去回路15に非常に大きな放電電流が流れ、細線消去回路15を構成する回路素子が破壊されるおそれがある。このため、この第1の実施形態では、電流低減回路16を設けて、細線消去回路15に流れる放電電流を小さくするようにしているのである。

【0021】次に、スキャン期間では、X電極2を $E2(V)$ に設定するとともに、Yドライブ回路11が夫々のY電極3に順番にYドライブ信号を供給しながら、ア

ドレスドライブ回路9、10が夫々のアドレス電極4に順番にアドレスドライブパルス进行供給したり、しなかったりすることにより、蛍光体を発光させるセルでの書き込みを行なう。即ち、あるY電極3にYドライブ信号が供給されている期間において、このY電極3に沿って配列されるセルのうち、蛍光体を発光させる必要があるセルを通るアドレス電極4には、アドレスドライブパルスを供給して、このセルをガス放電する書き込み状態とし、蛍光体を発光させる必要がないセルを通るアドレス電極4には、アドレスドライブパルスを供給せず、ガス放電を生じさせない。

【0022】このようにして、Y電極3とアドレス電極4の順番の駆動によってX、Y方向のスキャンを行ない、これにともなって蛍光体を発光させるセルの書き込みが行なわれることになる。

【0023】かかるスキャン期間が過ぎてXサステイン期間になると、Xドライブ回路8のXサステイン回路13から一定繰返しパルスからなるXサステインパルスが発生し、Xドライブ出力端子17を介してX電極2に供給される。このXサステインパルスは0(V)とE2(V)との間を繰返す。また、これとともに、Yドライブ回路11から全てのY電極3に、Xサステインパルスと逆極性のパルスが印加され、これにより、これらパルスのエッジ毎に書き込みがなされたセルの蛍光体が発光する。

【0024】ここで、セルの発光強度は、Xサステインパルスのパルス数に応じて異なり、パルス数が多いほど発光強度が強い。そして、各サブフィールド毎にXサステインパルスのパルス数を異ならせており、例えば、1フィールドが6サブフィールドからなるものとする、最初のサブフィールドから順にXサステインパルスのパルス数を8、16、32、64、128、256個と4×(2のm乗)とし、これをフィールド毎に繰返すようにしている。そして、各セルについて、1フィールド期間に書き込みを行なわないサブフィールドと書き込みを行なうサブフィールドとがあるようにすることにより、階調が得られることになる。

【0025】以上で1サブフィールドでの動作が終わり、次のサブフィールドに移って全書込期間から動作が繰返される。

【0026】また、以上のXドライブ回路8、Yドライブ回路11、アドレスドライブ回路9、10の動作は、ドライブ信号形成回路7により、入力端子6から入力される映像信号や同期信号に基づいて形成されるドライブ信号によって制御される。

【0027】図2は図1におけるXドライブ回路8の一例を示す回路図であって、21は全書込信号の入力端子、22、23はXサステイン信号の入力端子、24、25は電力回収信号の入力端子、26は細線消去信号の入力端子、27、28、29、30、31、32は

増幅回路、33、34、35、36、37、38はパワーMOSFET、39は全書込回路12の電源端子、40はXサステイン回路13の電源端子、41、42、43はダイオード、44はコンデンサ、45は電力回収コイルであり、図1に対応する部分には同一符号をつけている。

【0028】また、図3は図2における各部の信号を示す波形図であって、図2に対応する信号には同一符号をつけている。

【0029】図2及び図3において、全書込回路12は増幅回路27とN型のパワーMOSFET33とから構成されている。電源端子39からはE1(V)の電源電圧が印加されている。入力端子21からは、全書込期間、図3(b)に示すように、パネル1の全セルの書き込みを行なうための全書込パルスを発生させる“L”(ローレベル)の全書込ドライブ信号 V_{21} が、ドライブ信号形成回路7(図1)から供給される。

【0030】この全書込ドライブ信号 V_{21} は、増幅回路27で増幅された後、パワーMOSFET33に供給される。このパワーMOSFET33は、全書込ドライブ信号 V_{21} の“L”期間オンし、このオン期間、E1(V)のレベルの全書込パルスを全書込回路12の出力信号として出力する。

【0031】Xサステイン回路13は、増幅回路28、29と、P型のパワーMOSFET34、35と、ダイオード41、42とから構成されている。パワーMOSFET34のドレインには、電源端子40からE2(V)の電源電圧が印加され、そのソースは順方向のダイオード41を介してXドライブ出力端子17に接続されている。また、パワーMOSFET35のドレインは直接にXドライブ出力端子17に接続され、そのソースは接地されている。

【0032】入力端子22からは、図3(c)に示すように、全セル書込期間やスキャン期間、“H”となり、細線消去期間では、“L”となり、Xサステイン期間では、Xサステインパルスと同期したパルスからなるXサステインドライブ信号 V_{22} がドライブ信号形成回路7(図1)から供給され、また、入力端子23からは、図3(d)に示すように、このXサステインドライブ信号 V_{22} とは逆極性のXサステインドライブ信号 V_{23} がドライブ信号形成回路7から供給される。但し、このXサステインドライブ信号 V_{23} は、細線消去期間も“L”に保持される。

【0033】Xサステインドライブ信号 V_{22} は、増幅回路28で増幅された後、パワーMOSFET34に供給され、このXサステインドライブ信号 V_{22} の“H”期間(即ち、全書込期間やスキャン期間など)、パワーMOSFET34をオンにする。これにより、パワーMOSFET34のソースからは、そのオン期間に電源端子40からE2(V)の電源電圧が出力され、さらに、ダイ

オード41を通してXサステイン回路13から出力される。Xサステインドライブ信号 V_{22} の“L”期間(即ち、細線消去期間)では、パワーMOSFET34はオフとなる。

【0034】但し、全書込期間では、全書込回路12からE1(V)の全書込パルスが出力され、Xサステイン出力端子17はE1(V)に保持される。このときのパワーMOSFET34の高電圧の逆バイアスによる破壊を防止するために、ダイオード41が設けられている。

【0035】また、入力端子23からのXサステインドライブ信号 V_{23} は、増幅回路29で増幅された後、パワーMOSFET35に供給され、このXサステインドライブ信号 V_{23} の“L”期間(即ち、全書込期間、細線消去期間、スキャン期間など)オフし、Xサステインドライブ信号 V_{23} のパルスの継続期間、パワーMOSFET34とは逆位相でオン、オフ動作する。パワーMOSFET34のドレインは、それがオンすると、接地レベルに設定される。

【0036】これにより、パワーMOSFET34がオンしてダイオード41から“H”の信号が出力されるときには、パワーMOSFET35はオフしているので、ダイオード41から出力される“H”の信号はダイオード42を介してパワーMOSFET35に流れることがなく、また、ダイオード41から出力される“H”の信号の間でパワーMOSFET35がオンしてダイオード42の出力側が接地レベルとなるので、結局、Xサステイン期間、Xサステイン回路13からXドライブ出力端子17にXサステインドライブ信号 V_{22} に波形が同期し、かつ、“H”が電源電圧であるE2(V)のレベルであって、“L”が接地レベルにほぼ等しい繰返しのXサステインパルスが出力される。

【0037】電力回収回路14は、増幅回路30、31と、パワーMOSFET36と、パワーMOSFET37と、ダイオード42、43と、コンデンサ45と、電力回収用コイル46とから構成されており、パワーMOSFET36、37のソースにコンデンサ45が接続され、パワーMOSFET36のドレインが逆方向のダイオード42、電力回収用コイル46を介して、また、パワーMOSFET37のドレインが順方向のダイオード43、電力回収用コイル46を介して夫々Xドライブ出力端子17に接続されている。

【0038】入力端子24からは、図3(e)に示すように、Xサステイン期間、入力端子22から入力されるXサステインドライブ信号 V_{22} の立下りエッジ、従って、Xドライブ出力電圧 V_x でのXサステインパルスの立下りエッジに同期した“H”レベルの電力回収ドライブ信号 V_{24} がドライブ信号形成回路7(図1)から供給され、増幅回路30で増幅された後、パワーMOSFET36に供給される。また、入力端子25からは、図3

(f)に示すように、Xサステイン期間、入力端子23から入力されるXサステインドライブ信号 V_{23} の立下りエッジ、従って、Xドライブ出力電圧 V_x での立上りエッジに同期した“L”レベルの電力回収ドライブ信号 V_{25} がドライブ信号形成回路7から供給され、増幅回路31で増幅された後、パワーMOSFET37に供給される。

【0039】さらに、具体的には、これら電力回収ドライブ信号 V_{24} は、Xサステインパルスの立下りエッジの直前で立ち上り、このXサステインパルスのこの立下りエッジの直後で立ち下がるパルスであり、また、電力回収ドライブ信号 V_{25} は、Xサステインパルスの立上りエッジの直前で立ち下がり、このXサステインパルスのこの立上りエッジの直後で立ち上がるパルスである。

【0040】パワーMOSFET36は、“H”の電力回収ドライブ信号 V_{24} が供給される毎に、従って、Xドライブ出力電圧 V_x のXサステインパルスの立下りエッジ毎にその直前から直後までの期間オンし、プラズマディスプレイパルス1の蛍光体が発光しているセルからX電極2、Xドライブ出力端子17、電力回収用コイル45、ダイオード42を介して放電電流を流し、コンデンサ45への電力回収を行なう。

【0041】この場合、パワーMOSFET36がオンすると、電力回収用コイル46がパネル1のセルがもつ容量と共振を起こし、パワーMOSFET36を介してコンデンサ44に回収される電流波形は正弦波状に変化して増加していく。これにより、電流が急激に流れないようにしている。

【0042】また、パワーMOSFET37は、“L”の電力回収ドライブ信号 V_{25} が供給される毎に、従って、Xドライブ出力電圧 V_x のXサステインパルスの立上りエッジ毎にその直前から直後までの期間オンし、コンデンサ45からダイオード43、電力回収用コイル45、Xドライブ出力端子17を介して電流を出力し、プラズマディスプレイパルス1でのX電極2を介して書込み状態にあるセルに蛍光体発光のための電力を供給する。

【0043】即ち、Xサステイン回路13から出力されるXサステインパルスの立上りで、書込み状態にあるセルに電力を供給してガス放電を生じさせ、蛍光体を発光させるものであるが、かかる電力の一部を電力回収回路14で補うようにするものであり、また、Xサステインパルスの立下りでは、書込み状態にあるセルを放電させ、このときにガス放電を生じさせて蛍光体を発光させるものであるが、この放電によって放出される電力を電力回収回路14で回収し、次の書込み状態にあるセルへの次の電力の供給に際し、この電力の一部を回収した電力で補うものである。

【0044】このために、上記のように、電力回収ドライブ信号 V_{24} 、 V_{25} は、Xサステインパルスのエッジの

直前で立ち上り、そのエッジの直後で立ち下がるパルスとすることにより、Xサステイン回路13から電力供給に先だって電力回収回路14からの電力の補充が行なわれ、また、Xサステイン回路13による電力の放出に先だって、電力回収回路14による電力の回収が行なわれる。

【0045】Xサステイン回路13により、書込み状態にあるセルをXサステインパルスによって駆動する場合、パワーMOSFET34、35で電力の損失があるが、このように、Xサステインパルスによるセルからの電力の放出に先だって電力回収回路14による電力の回収が行なわれることにより、この無駄に放出される電力を次のセルへの電力供給に用いることができ、従って、パワーMOSFET34、35で失われる電力を補って電力損失を大幅に低減することができる。

【0046】この場合でも、パワーMOSFET37がオンすると、電力回収用コイル46がパネル1のセルがもつ容量と共振を起こし、コンデンサ44からパワーMOSFET36を介して放出される電流波形が正弦波状に変化して増加していく。これにより、電流が急激に流れないようにしている。

【0047】細線消去回路15は、増幅回路32とパワーMOSFET38とから構成されている。全書込期間が経過し、細線消去期間となると、入力端子26から図3(g)に示す“L”の細線消去ドライブ信号 V_{26} がドライブ信号形成回路7(図1)から供給され、増幅回路32で増幅された後、パワーMOSFET38に供給される。このパワーMOSFET38は、この細線消去ドライブ信号 V_{26} の期間オンし、パネル1のX電極2をXドライブ出力端子17を介して接地する。これにより、書込み状態にある全セルは全て、このパワーMOSFET38を介して急速に放電し、書込み状態が解消する。

【0048】以上の全書込回路12、Xサステイン回路13、電力回収回路14及び細線消去回路15の動作により、Xドライブ出力端子17からパネル1のX電極2に図3(a)に示すXドライブ出力電圧 V_x が供給され、サブフィールド毎に全書込み、細線消去、スキャン、Xサステインの一連の動作が行なわれる。

【0049】ところで、細線消去パルスのパルス期間、上記のように、パネル1のアドレス選択されたセルに充電された電荷を急速に放電させると、細線消去回路15に大きな放電電流 I_s が流れる、そして、検討の結果、かかる放電電流 I_s は、パネル1の画面サイズが大きく、精細度が高いほど大きくなることがわかった。

【0050】そこで、この第1の実施形態では、細線消去回路15の入力側に電流低減回路16を設け、細線消去回路15に流れる放電電流 I_s を低減するようにしたものである。この電流低減回路16としては、図4

(a)に示すように、抵抗素子を用いてもよいし、また、図4(b)に示すように、コイル素子を用いてもよ

い。

【0051】図3(h)に示すように、このような電流低減回路16を設けない従来のXドライブ回路8では、細線消去回路15に流れ込む放電電流 I_s は、破線で示すように、非常に大きな電流であったが、この第1の実施形態では、かかる電流低減回路16を設けたことにより、放電電流 I_s が実線で示すように非常に小さなものとなった。これにより、細線消去回路15のパワーMOSFET38などが熱損傷を受けるようなことがなくなった。

【0052】なお、細線消去ドライブ信号 V_{26} によってパワーMOSFET38がオンする期間、Xサステイン回路13では、パワーMOSFET34から細線消去回路15のパワーMOSFET38に還流電流が流れ込まないようにするため、この期間パワーMOSFET34がオフするようにする。このために、入力端子22から供給されるXサステインドライブ信号 V_{22} は、この細線消去ドライブ信号 V_{26} の“H”期間、“L”となるようにしている。

【0053】図5は本発明によるプラズマディスプレイ装置の第2の実施形態を示すブロック図であって、12'は全書込回路、46はXサステイン回路兼細線消去回路、47は電力回収回路兼電流低減回路であり、図1に対応する部分には同一符号を付けて重複する説明を省略する。

【0054】同図において、この第2の実施形態では、図1におけるXサステイン回路13と細線消去回路15とをXサステイン回路兼細線消去回路46で兼用し、図1における電力回収回路14と電流低減回路16とを電力回収回路兼電流低減回路47で兼用するとともに、全書込回路12'を図1での全書込回路12と若干構成を異ならせたものである。

【0055】即ち、Xドライブ出力端子17に得られるXドライブ出力電圧 V_x は、図7(a)に示すように、図3(a)に示した第1の実施形態でのXドライブ出力電圧 V_x と同様であるが、全書込パルスは全書込回路12'とXサステイン回路兼細線消去回路46とで生成され、細線消去パルスとXサステインパルスとはXサステイン回路兼細線消去回路46で生成され、パネル1からの電力回収と細線消去期間での放電電流の低減とが電力回収回路兼電流低減回路47で行なわれる。

【0056】図6は図5におけるXドライブ回路8の一具体例を示すブロック図であって、48、49は全書込ドライブ信号 V_{48} 、 V_{49} の入力端子、50、51はXサステイン回路兼細線消去ドライブ信号 V_{50} 、 V_{51} の入力端子、52、53は電力回収兼電流低減ドライブ信号 V_{52} 、 V_{53} の入力端子、54～59は増幅回路、60～65はパワーMOSFET、66は電源端子、67はコンデンサ、68～70はダイオード、71は電力回収コイル、72はコンデンサであり、図2に対応する部分には

同一符号を付けている。

【0057】また、図7は図6における各部の信号を示す波形図であって、図6に対応する信号には同一符号を付けている。

【0058】図6及び図7において、全書込回路12'は、増幅回路54、55、パワーMOSFET60、61及びコンデンサ67によって構成されている。

【0059】入力端子48には、ドライブ信号形成回路7(図5)から、図7(b)に示すように、全書込期間のみ“H”となる全書込ドライブ信号 V_{48} が供給され、増幅器54で増幅された後、パワーMOSFET60に供給される。このパワーMOSFET60は、全書込ドライブ信号 V_{48} の“H”の期間(即ち、全書込期間)のみオンする。また、入力端子49には、ドライブ信号形成回路7から、図7(c)に示すように、全書込期間のみ“L”となる全書込ドライブ信号 V_{49} が供給され、増幅器55で増幅された後、パワーMOSFET61に供給される。このパワーMOSFET61は、全書込ドライブ信号 V_{49} の“L”の期間(即ち、全書込期間)のみオフする。

【0060】パワーMOSFET60がオンし、パワーMOSFET61がオフする全書込期間では、電源端子66に印加された電源電圧の $E1'$ (V)が、パワーMOSFET60とコンデンサ67を介し、点Aで電源端子40からの電源電圧 $E2$ (V)と加算されて $(E1' + E2)$ (V)の電圧が得られる。また、パワーMOSFET60がオフし、パワーMOSFET61がオンする全書込期間以外の期間では、コンデンサ67が設置されることにより、点Aでの電圧は電源端子40からの電源電圧 $E2$ (V)に等しくなる。

【0061】従って、 $E1' = E1 - E2$ とすることにより、全書込期間、点Aに $E1$ (V)の電圧が得られる。

【0062】Xサステイン回路兼細線消去回路46は、増幅回路56、57、パワーMOSFET62、63によって構成されている。

【0063】入力端子50には、ドライブ信号形成回路7(図5)から、図7(d)に示すように、図3(c)に示したXサステインドライブ信号 V_{22} と同様のXサステイン兼細線消去ドライブ信号 V_{50} が供給され、増幅器56で増幅された後、パワーMOSFET62に供給される。このパワーMOSFET62は、細線消去期間オフとなるとともに、Xサステイン期間オン、オフ動作する。また、入力端子51には、ドライブ信号形成回路7から、図7(e)に示すように、Xサステイン兼細線消去ドライブ信号 V_{50} とは逆極性のXサステイン兼細線消去ドライブ信号 V_{51} が供給され、増幅器57で増幅された後、パワーMOSFET63に供給される。なお、Xサステイン兼細線消去ドライブ信号 V_{51} は、細線消去期間“H”となり、これが図3(d)に示したXサステイ

ンドライブ信号 V_{23} と異なる。このパワーMOSFET63は、Xサステイン期間、パワーMOSFET62とは逆位相でオン、オフ動作するとともに、細線消去期間には、オンする。

【0064】このXサステイン兼細線消去ドライブ信号 V_{51} の細線消去期間での“H”のバルスが図1～図3で示した第1の実施形態でのXサステインドライブ信号 V_{23} に相当するものであり、これによってパワーMOSFET63がオンすることにより、パネル1(図5)での全書込期間で書込みがなされた全セルからの放電電流が、ドレイン電流 I_{HS} として、パワーMOSFET63を流れる。

【0065】勿論、Xサステイン期間では、Xサステイン兼細線消去ドライブ信号 V_{51} によってパワーMOSFET62、63が互いに逆位相でオン、オフ動作し、Xドライブ出力端子17からX電極2(図5)にXサステインパルスが供給される。

【0066】また、全書込期間では、上記のように、全書込回路12'において、パワーMOSFET60がオンし、パワーMOSFET61がオフすることにより、点Aに $(E1' + E2)$ (V)の電圧が得られるが、このとき、Xサステイン兼細線消去回路46では、パワーMOSFET62がオンし、パワーMOSFET63がオフしており、このため、この $(E1' + E2)$ (V)の電圧がパワーMOSFET62を通り、全書込パルスとしてXドライブ出力端子17からX電極2に供給される。

【0067】なお、ダイオード68は、全書込パルス発生時にオフし、電源端子40に電流が逆流するのを防止する働きをしている。

【0068】電力回収回路兼電流低減回路47は、増幅回路58、59、パワーMOSFET64、65、ダイオード69、70、電力回収コイル71及びコンデンサ72によって構成されている。

【0069】入力端子52からは、ドライブ信号形成回路7(図5)から、図7(f)に示すように、図3(e)に示したのと同様の電力回収ドライブ信号 V_{24} にこれと同極性の電流低減ドライブ信号 V_{26} が付加された電力回収兼電流低減ドライブ信号 V_{52} が供給され、増幅器58で増幅された後、パワーMOSFET64に供給される。そのうちの電流低減ドライブ信号 V_{26} は、Xサステイン兼細線消去ドライブ信号 V_{50} での細線消去期間の“L”パルスの立下りエッジの直前で立ち上がり、その直後で立ち下がるパルスである。

【0070】このように、パワーMOSFET64が電力回収兼電流低減ドライブ信号 V_{52} の“H”期間オンすることにより、Xドライブ出力端子17から電力回収コイル71、ダイオード69を介してコンデンサ72に電流を流し込む。従って、上記第1の実施形態と同様に、この電力回収兼電流低減ドライブ信号 V_{52} での電力回収

ドライブ信号 V_{24} により、Xサステイン期間での電力の回収が行なわれる。

【0071】また、細線消去期間、パワーMOSFET 64が電力回収兼電流低減ドライブ信号 V_{52} での電流低減ドライブ信号 V_{26} によってオンすると、同様に、Xドライブ出力端子17から電力回収コイル71、ダイオード69を介してコンデンサ72に電流を流し込む。この動作は、細線消去期間にXサステイン兼細線消去回路46でのパワーMOSFET 63がオンして放電電流が流れる直前に開始する。

【0072】従って、細線消去期間の開始直前に、このパワーMOSFET 64がオンして全書込期間に書込みがなされた全セルからの放電が行なわれることになり、これによってある程度の放電が行なわれてから、Xサステイン兼細線消去回路46でのパワーMOSFET 63がオンすることにより、細線消去期間での本格的な放電が行なわれることになる。

【0073】図7(h)はXサステイン兼細線消去回路46のパワーMOSFET 63に流れる電流 I_{HS} を示すものであって、細線消去期間において、点線は、かかる電力回収回路兼電流低減回路47を動作させない従来のプラズマディスプレイ装置の場合のドレイン電流 I_{HS} を示し、実線は、同じく電力回収回路兼電流低減回路47を動作させるこの第2の実施形態でのパワーMOSFET 63に流れるドレイン電流 I_{HS} を示している。

【0074】このように、パワーMOSFET 63に流れる放電電流(ドレイン電流 I_{HS})は小さなものとなり、パワーMOSFET 63を細線消去回路に兼用しても、このパワーMOSFET 63に障害が起こることはない。

【0075】また、電力回収回路兼電流低減回路47では、この細線消去動作の一部をパワーMOSFET 64が兼用していることになるが、この場合には、上記の第1の実施形態での電力回収コイル45のように、パネル1でのセルがもつ容量と共振動作する電力回収コイル71が電流低減回路としても作用し、この細線消去での放電電流を低減する。これにより、ダイオード69やパワーMOSFET 64に障害が生ずることがない。

【0076】以上のように、第2の実施形態において

も、細線消去時、細線消去回路(この場合には、Xサステイン回路兼細線消去回路46)に流れる放電電流を低減することができる。

【0077】

【発明の効果】以上説明したように、本発明によると、細線消去時にプラズマディスプレイパネルの各セルからの放電電流を低減することができ、例えばプラズマディスプレイパネルが大型化したり、高精細となっても、細線消去回路やXサステイン回路兼細線消去回路を構成する回路素子の負担を低減することができる。

【図面の簡単な説明】

【図1】本発明によるプラズマディスプレイ装置の第1の実施形態を示すブロック図である。

【図2】図1におけるXドライブ回路の一具体例を示す回路図である。

【図3】図2における各部の信号を示す波形図である。

【図4】図1、図2における電流低減回路の具体例を示す図である。

【図5】本発明によるプラズマディスプレイ装置の第2の実施形態を示すブロック図である。

【図6】図5におけるXドライブ回路の一具体例を示す回路図である。


【図7】図6における各部の信号を示す波形図である。

【符号の説明】

- 1 プラズマディスプレイパネル
- 2 X電極
- 3 Y電極
- 4, 5 アドレス電極
- 7 ドライブ信号形成回路
- 8 Xドライブ回路
- 9, 10 アドレスドライブ回路
- 11 Yドライブ回路
- 12, 12' 全書込回路
- 13 Xサステイン回路
- 14 電力回収回路
- 15 細線消去回路
- 16 電流低減回路
- 46 Xサステイン回路兼細線消去回路
- 47 電力回収回路兼電流低減回路

【図4】

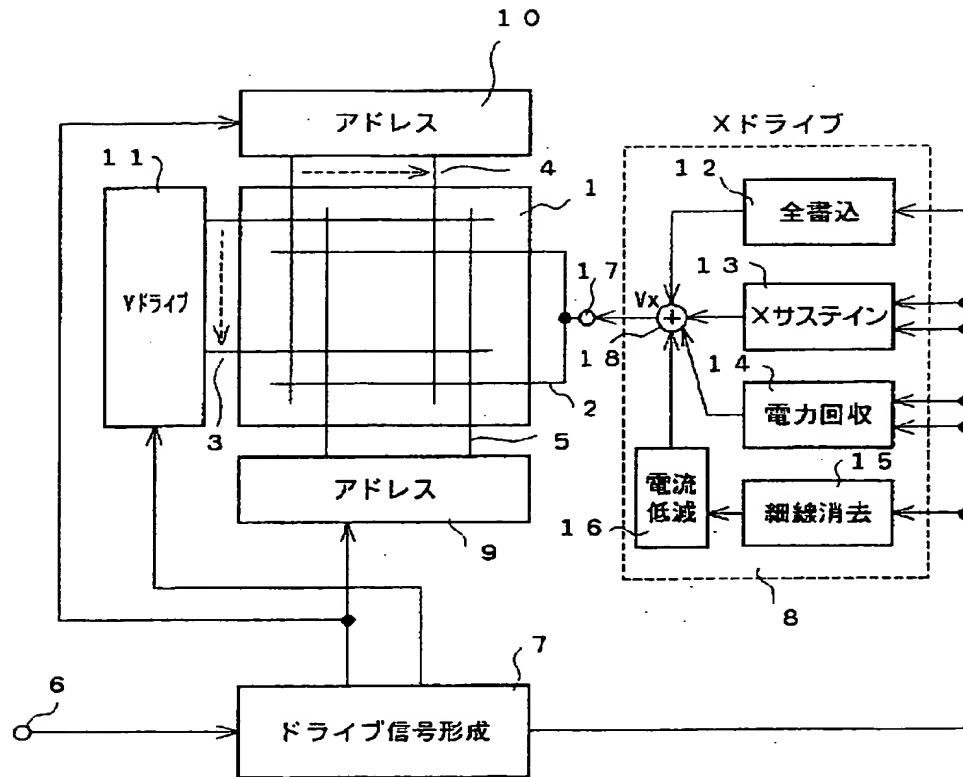
【図4】

(a) 

(b) 

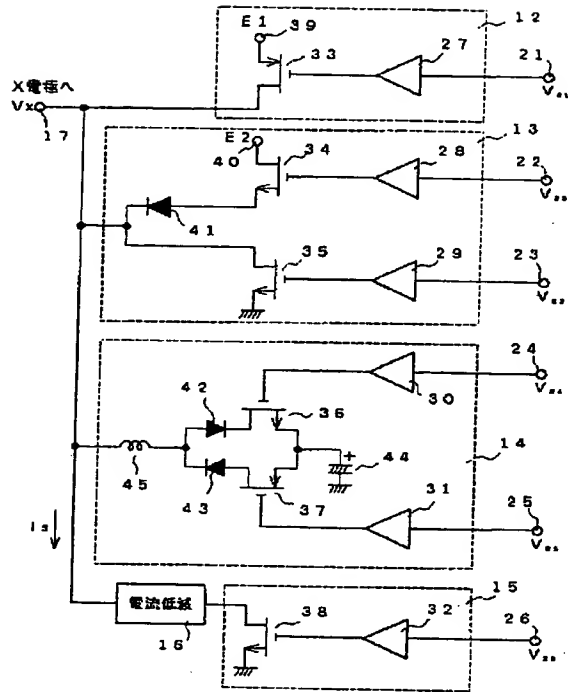
【図1】

【図1】



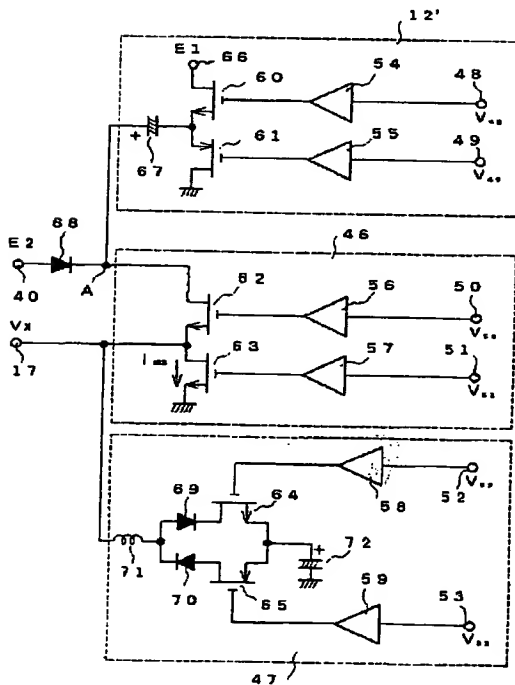
【図2】

【図2】



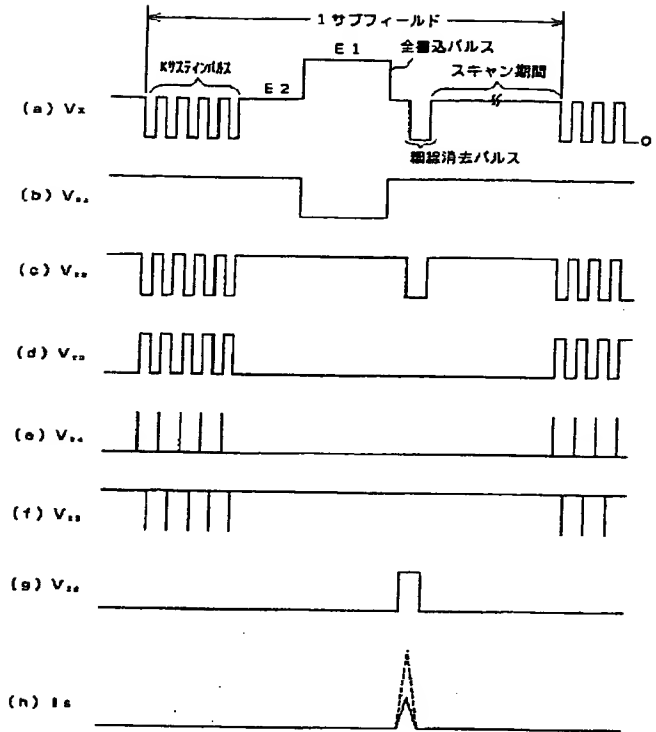
【図6】

【図6】



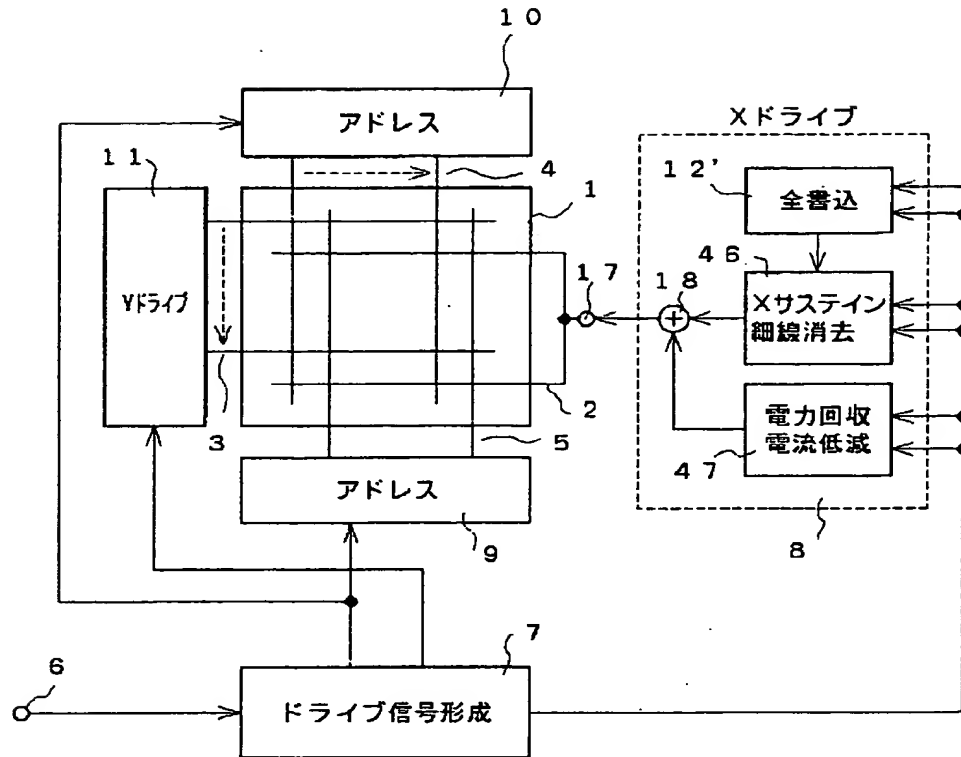
【図3】

【図3】



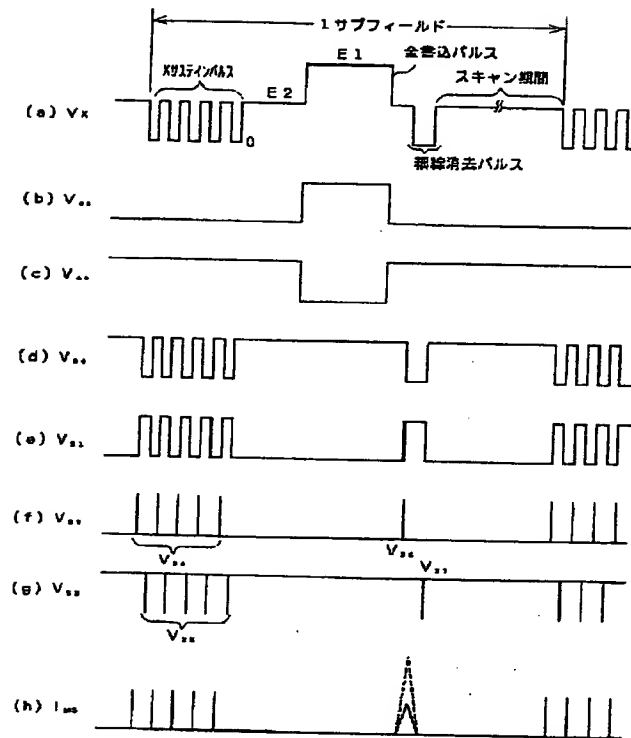
【図5】

【図5】



【図7】

【図7】



フロントページの続き

(72)発明者 佐野 勇司

神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所マルチメディアシステム
 開発本部内

(72)発明者 鴻上 明彦

神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所マルチメディアシステム
 開発本部内

(72)発明者 塚原 正久

神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立画像情報システム内